

试卷代号:1254

座位号

国家开放大学(中央广播电视大学)2017年秋季学期“开放本科”期末考试

计算机组成原理 试题

2018年1月

题号	一	二	三	四	总分
分数					

得分	评卷人

一、选择题(每小题3分,共36分)

- 下列数中最大的数是()。
 - $(52)_8$
 - $(101001)_2$
 - $(2C)_{16}$
 - $(00111001)_{BCD}$
- 两个补码数相加,在符号位相同时有可能产生溢出,符号位不同时()。
 - 不一定会产生溢出
 - 一定不会产生溢出
 - 会产生溢出
 - 也有可能产生溢出
- 在定点二进制运算器中,减法运算一般通过()来实现。
 - 补码运算的二进制加法器
 - 补码运算的二进制减法器
 - 补码运算的十进制加法器
 - 原码运算的二进制减法器
- 运算器由 ALU 完成运算后,除了运算结果外,下面所列()不是运算器给出的结果特征信息。
 - 是否溢出
 - 有无进位
 - 结果是否为零
 - 时钟信号
- 相对寻址方式中,若指令中地址码为 X,则操作数地址为()。
 - X
 - $(PC)+X$
 - 基地址+X
 - 变址寄存器内容+X
- 基址寻址方式中,操作数的有效地址等于()内容加上形式地址。
 - 基址寄存器
 - 堆栈指示器
 - 变址寄存器
 - 程序计数器

7. CPU 中的通用寄存器()。
- A. 只能存放数据,不能存放地址
B. 只能存放地址,不能存放数据
C. 可以存放数据和地址
D. 不仅存放数据和地址,还可代替指令寄存器
8. 硬连线控制器中,使用()来区别指令不同的执行步骤。
- A. 节拍发生器
B. 程序计数器
C. 指令寄存器
D. 控制信号形成部件
9. 若主存每个存储单元为 16 位,则其地址线()。
- A. 与 16 无关
B. 与 16 有关
C. 也为 16 位
D. 为 8 位
10. 程序的执行过程中,Cache 与主存的地址映像是由()。
- A. 操作系统来管理的
B. 程序员调度的
C. 由软件自动完成的
D. 由硬件自动完成的
11. CPU 输出数据的速度远远高于打印机的打印速度,为解决这一矛盾,可采用()。
- A. 并行技术
B. 通信技术
C. 缓冲技术
D. 虚存技术
12. 中断允许触发器用来()。
- A. 表示外设是否提出了中断请求
B. CPU 是否响应了中断请求
C. CPU 是否正在进行中断处理
D. 开放或关闭可屏蔽硬中断

得 分	评卷人

二、判断题(将判断结果填在括弧内,正确打√号,错误打×号。每小题 3 分,共 15 分)

13. 奇偶校验码可以检测出奇数个位的错误,但不能确定出错的位置。()
14. 指令系统中采用不同寻址方式的目的是缩短指令长度,扩大寻址空间,提高编程灵活性。()
15. 计算机中的流水线是把若干个子过程合成为一个过程,使每个子过程实现串行运行。()
16. Cache 的地址映像中,直接映像的地址变换速度快,硬件容易实现,但命中率略低。()
17. 在采用 DMA 方式高速传输数据时,数据传送是通过为 DMA 专设的数据总线传输的。()

得 分	评卷人

三、简答题(共 29 分)

18. 计算机指令中要用到的操作数一般可以来自哪些部件? (8 分)
19. 微程序控制器和硬连线控制器,在组成和运行原理方面有何不同之处? (7 分)
20. 计算机的存储器系统设计是如何实现“容量大”、“速度快”和“成本低”的要求的? (7 分)
21. 什么是总线周期? (7 分)

得 分	评卷人

四、计算题(每小题 10 分,共 20 分)

22. 将十进制数 -0.276 和 45 化成二进制数,再写出各自的原码、反码、补码表示(符号位和数值位共 8 位)。
23. 写出 $X = -10101101$, $Y = 00101011$ 的原码和补码表示,并用补码计算两个数的差 $[X - Y]_{\text{补}}$ 。

试卷代号:1254

国家开放大学(中央广播电视大学)2017年秋季学期“开放本科”期末考试

计算机组成原理 试题答案及评分标准

(供参考)

2018年1月

一、选择题(每小题3分,共36分)

- | | | | | |
|-------|-------|------|------|-------|
| 1. C | 2. B | 3. A | 4. D | 5. B |
| 6. A | 7. C | 8. A | 9. A | 10. D |
| 11. C | 12. D | | | |

二、判断题(每小题3分,共15分)

- | | | | | |
|-------|-------|-------|-------|-------|
| 13. √ | 14. √ | 15. × | 16. √ | 17. × |
|-------|-------|-------|-------|-------|

三、简答题(共29分)

18. 计算机指令中要用到的操作数一般可以来自哪些部件?(8分)

答案:

(1)CPU内部的通用寄存器。此时应在指令字中给出用到的寄存器编号(寄存器名),通用寄存器的数量一般为几个、十几个,故在指令字中须为其分配2、3、4、5或更多一点的位数来表示一个寄存器。

(2)外围设备(接口)中的一个寄存器。通常用设备编号、或设备入出端口地址、或设备映像地址(与内存储器地址统一编址的一个设备地址编号)来表示。

(3)内存储器的一个存储单元。此时应在指令字中给出该存储单元的地址。

19. 微程序控制器和硬连线控制器在组成和运行原理方面有何不同之处?(7分)

答案:

主要表现在处理指令执行步骤的办法,提供控制信号的方案不一样。

微程序的控制器是通过微指令地址的衔接区分指令执行步骤,应提供的控制信号从控制存储器中读出,并经过一个微指令寄存器送到被控制部件。

硬连线控制器是用节拍发生器指明指令执行步骤,用组合逻辑电路直接给出应提供的控制信号。

20. 计算机的存储器系统设计是如何实现“容量大”、“速度快”和“成本低”的要求的? (7分)

答案:

将存储器系统设计成由高速缓冲存储器、主存储器和辅助存储器组成的多级结构。

其中高速缓冲存储器的存取速度与 CPU 速度处于同一个数量级,但其具有价格高、功耗大、集成度低的特点,所以不适合用作大容量的存储器;主存储器的存取速度略低,价格略高,具有集成度高、功耗低的特点,用来存储经常使用的数据或程序;辅助存储器是存取速度相对较慢但存储容量较大的存储器,用来存储不太常用的大部分程序和数据。

21. 什么是总线周期? (7分)

答案:

总线周期,通常指的是通过总线完成一次内存读写操作或完成一次输入/输出设备的读写操作所必需的时间。依据具体的操作性质,可以把一个总线周期分为内存读周期,内存写周期,I/O 读周期,I/O 写周期 4 种类型。

四、计算题(每小题 10 分,共 20 分)

22. (10 分)

$$(-0.276)_{10} = (-0.0100011)_2 \quad (45)_{10} = (0101101)_2$$

$$\text{原码} \quad 1\ 0100011 \qquad \qquad \qquad 0\ 101101$$

$$\text{反码} \quad 1\ 1011100 \qquad \qquad \qquad 0\ 101101$$

$$\text{补码} \quad 1\ 1011101 \qquad \qquad \qquad 0\ 101101$$

23. (10 分)

$$[X]_{\text{原}} = 1\ 10101101, [X]_{\text{补}} = 1\ 01010011$$

$$[Y]_{\text{原}} = 0\ 00101011, [Y]_{\text{补}} = 0\ 00101011, [-Y]_{\text{补}} = 1\ 11010101$$

$$[X-Y]_{\text{补}} = 1\ 00101000$$